ALBERT-LUDWIGS-
UNIVERSITÄT FREIBURG

INSTITUT FÜR INFORMATIK

Prof. Dr. Bernd Becker
Dipl. Inf. Ilia Polian

Freiburg, 22. Mai 2001

5. Übungsblatt zur Vorlesung

Technische Informatik II

Aufgabe 1

Um einen schnellen und kostengünstigen Multiplizierer für zwei n-Bit Binärzahlen entwerfen zu können, müssen die einzelnen Partialprodukte in geeigneter Art und Weise addiert werden. Aus diesem Grund ist in der Vorlesung der sogenannte *Wallace-Tree Multiplizierer* vorgestellt worden, eine *baumartige* Lösung auf Basis von Carry-Save Addierern, 4-zu-2 Reduktionszellen und Carry-Lookahead Addierern.

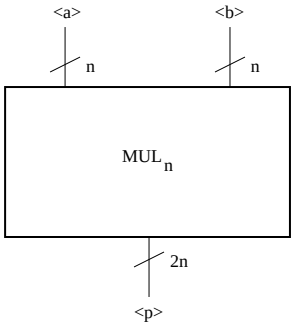
1.) Geben Sie einen solchen *baumartigen* Schaltkreis an, der zwei 8-Bit Binärzahlen multipliziert.
2.) Erläutern Sie detailliert die Funktionsweise des Schaltkreises anhand der Multiplikation der Zahlen $a = 173$ und $b = 247$, indem Sie explizit die auftretenden Zwischenergebnisse in Ihre Realisierung aus der ersten Teilaufgabe eintragen.

Aufgabe 2

Ein Multiplizierer für zwei n-Bit Binärzahlen berechnet die Funktion

$$mul_n : \{0,1\}^{2\cdot n} \to \{0,1\}^{2\cdot n} \text{ mit}$$

$$mul_n(a_{n-1}, \ldots, a_0, b_{n-1}, \ldots, b_0) = (p_{2\cdot n-1}, \ldots, p_0) \text{ und } \langle p_{2\cdot n-1}, \ldots, p_0 \rangle = \langle a \rangle \cdot \langle b \rangle.$$



Geben Sie aufbauend auf dieser Definition einen Schaltkreis an, der zwei n-Bit Zweierkomplementzahlen multipliziert.

Aufgabe 3

Für die Realisierung einer n-Bit ALU ist ein modifizierter Multiplexer nötig, der folgende Funktion berechnet:

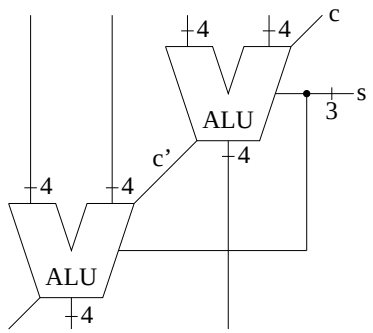
$$MMUX_r : \{0,1\}^{n \cdot r + k} \to \{0,1\}^n \text{ mit } MMUX_r(d^0, \ldots, d^{r-1}, s) = d^{\langle s \rangle}$$

$$\forall d^i \in \{0,1\}^n, i \in \{0, \ldots, r-1\}, s \in \{0,1\}^k \text{ und } r = 2^k.$$

Realisieren Sie den Multiplexer $MMUX_r$ und bestimmen Sie die asymptotischen Kosten und die Tiefe Ihres Schaltkreises.

Aufgabe 4

Konstruieren Sie eine 8-Bit ALU, indem sie zwei 4-Bit ALUs kaskadieren. Was muss an der ursprünglichen ALU - so wie sie in der Vorlesung vorgestellt wurde - verändert werden, damit die Schaltung eine 8-Bit ALU realisiert?



Abgabetermin: 31.5.2001 mit Namen und Gruppennummer versehen in der jeweiligen Übungsgruppe oder im Kasten